

PATENT
81754.0111
Express Mail Label No. EV 324 112 469 US

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Takayoshi OBINATA

Serial No: Not assigned

Filed: March 17, 2004

For: Semiconductor Wafer, Semiconductor Device,
Method for Manufacturing the Semiconductor
Device, Circuit Board, and Electronic Apparatus

Art Unit: Not assigned

Examiner: Not assigned

TRANSMITTAL OF PRIORITY DOCUMENT

Mail Stop PATENT APPLICATION
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

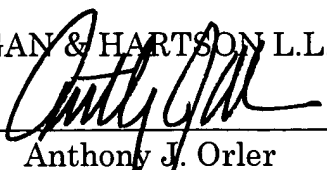
Enclosed herewith is a certified copy of Japanese patent application No. 2003-078098 which was filed March 20, 2003, from which priority is claimed under 35 U.S.C. § 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

HOGAN & HARTSON L.L.P.

Date: March 17, 2004

By: 
Anthony J. Orler
Registration No. 41,232
Attorney for Applicant(s)

500 South Grand Avenue, Suite 1900
Los Angeles, California 90071
Telephone: 213-337-6700
Facsimile: 213-337-6701

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 3月20日
Date of Application:

出願番号 特願2003-078098
Application Number:
[ST. 10/C]: [JP 2003-078098]

出願人 セイコーエプソン株式会社
Applicant(s):



2003年11月21日

特許庁長官
Commissioner,
Japan Patent Office

今井 康



【書類名】 特許願

【整理番号】 EP-0437701

【提出日】 平成15年 3月20日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/12

【発明者】

 【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

 【氏名】 大日方 孝好

【特許出願人】

 【識別番号】 000002369

 【氏名又は名称】 セイコーエプソン株式会社

【代理人】

 【識別番号】 100090479

 【弁理士】

 【氏名又は名称】 井上 一

 【電話番号】 03-5397-0891

【選任した代理人】

 【識別番号】 100090387

 【弁理士】

 【氏名又は名称】 布施 行夫

 【電話番号】 03-5397-0891

【選任した代理人】

 【識別番号】 100090398

 【弁理士】

 【氏名又は名称】 大淵 美千栄

 【電話番号】 03-5397-0891

**【手数料の表示】****【予納台帳番号】** 039491**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 9402500**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 半導体ウエハ、半導体装置及びその製造方法、回路基板並びに電子機器

【特許請求の範囲】

【請求項 1】 複数の集積回路と、それぞれの前記集積回路に電氣的に接続する配線と、が形成されており、前記配線の一部であるパッドを表面に含む半導体基板と、

前記半導体基板の複数領域のそれぞれに設けられ、端部に隆起部を有する樹脂層と、

前記パッド上から前記樹脂層上に設けられ、前記パッドと電氣的に接続してなる再配線層と、

前記再配線層の上方に、前記再配線層に電氣的に接続して設けられた外部端子と、

を含む半導体ウエハ。

【請求項 2】 請求項 1 記載の半導体ウエハにおいて、

前記再配線層は、前記隆起部の上方を通るように設けられてなる半導体ウエハ

。

【請求項 3】 請求項 1 又は請求項 2 記載の半導体ウエハにおいて、

前記外部端子は、少なくともその一部が前記隆起部の上方に位置するように設けられてなる半導体ウエハ。

【請求項 4】 集積回路と、前記集積回路に電氣的に接続する配線と、が形成されており、前記配線の一部であるパッドを表面に含む半導体チップと、

前記半導体チップに設けられ、端部に隆起部を有する樹脂層と、

前記パッド上から前記樹脂層上に設けられ、前記パッドと電氣的に接続してなる再配線層と、

前記再配線層の上方に、前記再配線層に電氣的に接続して設けられた外部端子と、

を含む半導体装置。

【請求項 5】 請求項 4 記載の半導体装置において、
前記再配線層は、前記隆起部の上方を通るように設けられてなる半導体装置。

【請求項 6】 請求項 4 又は請求項 5 記載の半導体装置において、
前記外部端子は、少なくともその一部が前記隆起部の上方に位置するように設けられてなる半導体装置。

【請求項 7】 請求項 4 から請求項 6 のいずれかに記載の半導体装置が実装された回路基板。

【請求項 8】 請求項 4 から請求項 6 のいずれかに記載の半導体装置を有する電子機器。

【請求項 9】 集積回路と、前記集積回路に電氣的に接続する配線と、が形成されており、前記配線の一部であるパッドを表面に含む半導体基板に、樹脂前駆体層を形成すること、

前記樹脂前駆体層を硬化収縮させて、端部に隆起部を有する樹脂層を形成すること、

前記パッド上から前記樹脂層上に、前記パッドと電氣的に接続するように再配線層を形成すること、及び、

前記再配線層の上方に、前記再配線層に電氣的に接続するように外部端子を形成すること、

を含む半導体装置の製造方法。

【請求項 1 0】 請求項 9 記載の半導体装置の製造方法において、
前記再配線層を、前記隆起部の上方を通るように形成する半導体装置の製造方法。

【請求項 1 1】 請求項 9 又は請求項 1 0 記載の半導体装置の製造方法において、

前記外部端子を、少なくともその一部が前記隆起部の上方に位置するように形成する半導体装置の製造方法。

【請求項 1 2】 請求項 9 から請求項 1 1 のいずれかに記載の半導体装置の製造方法において、

前記樹脂前駆体を、熱によって硬化収縮させる半導体装置の製造方法。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、半導体ウエハ、半導体装置及びその製造方法、回路基板並びに電子機器に関する。

【0002】**【従来の技術】****【0003】****【特許文献1】**

国際公開第WO98/32170号パンフレット

【0004】**【発明の背景】**

半導体装置の高密度実装を追及すると、ベアチップ実装が理想的である。しかしながら、ベアチップは、品質の保証及び取り扱いが難しい。そこで、CSP（Chip Scale/Size Package）が適用された半導体装置が開発されている。特に近年、ウエハレベルCSPが注目されている。ウエハレベルCSPでは、樹脂層上に再配線層を形成し、ウエハレベルでパッケージングを行い、その後、ウエハを個々のパッケージに切り出す。CSPは、外部端子（例えばハンダボール）を設ける領域や再配線層を形成する領域に制約があった。

【0005】

本発明は、外部端子を設ける領域又は再配線層を形成する領域の拡大を目的とする。

【0006】**【課題を解決するための手段】**

（1）本発明に係る半導体ウエハは、複数の集積回路と、それぞれの前記集積回路に電氣的に接続する配線と、が形成されており、前記配線の一部であるパッドを表面に含む半導体基板と、

前記半導体基板の複数領域のそれぞれに設けられ、端部に隆起部を有する樹脂層と、

前記パッド上から前記樹脂層上に設けられ、前記パッドと電氣的に接続してなる再配線層と、

前記再配線層の上方に、前記再配線層に電氣的に接続して設けられた外部端子と、

を含む。本発明によれば、樹脂層が隆起部を有しており、隆起部は、表面積が投影面積よりも広い。したがって、樹脂層上で、外部端子を設ける領域又は再配線層を形成する領域が広がる。

(2) この半導体ウエハにおいて、

前記再配線層は、前記隆起部の上方を通るように設けられていてもよい。

(3) この半導体ウエハにおいて、

前記外部端子は、少なくともその一部が前記隆起部の上方に位置するように設けられていてもよい。

(4) 本発明に係る半導体装置は、集積回路と、前記集積回路に電氣的に接続する配線と、が形成されており、前記配線の一部であるパッドを表面に含む半導体チップと、

前記半導体チップに設けられ、端部に隆起部を有する樹脂層と、

前記パッド上から前記樹脂層上に設けられ、前記パッドと電氣的に接続してなる再配線層と、

前記再配線層の上方に、前記再配線層に電氣的に接続して設けられた外部端子と、

を含む。本発明によれば、樹脂層が隆起部を有しており、隆起部は、表面積が投影面積よりも広い。したがって、樹脂層上で、外部端子を設ける領域又は再配線層を形成する領域が広がる。

(5) この半導体装置において、

前記再配線層は、前記隆起部の上方を通るように設けられていてもよい。

(6) この半導体装置において、

前記外部端子は、少なくともその一部が前記隆起部の上方に位置するように設けられていてもよい。

(7) 本発明に係る回路基板は、上記半導体装置が実装されてなる。

(8) 本発明に係る電子機器は、上記半導体装置を有する。

(9) 本発明に係る半導体装置の製造方法は、集積回路と、前記集積回路に電氣的に接続する配線と、が形成されており、前記配線の一部であるパッドを表面に含む半導体基板に、樹脂前駆体層を形成すること、

前記樹脂前駆体層を硬化収縮させて、端部に隆起部を有する樹脂層を形成すること、

前記パッド上から前記樹脂層上に、前記パッドと電氣的に接続するように再配線層を形成すること、及び、

前記再配線層の上方に、前記再配線層に電氣的に接続するように外部端子を形成すること、

を含む。本発明によれば、樹脂層が隆起部を有しており、隆起部は、表面積が投影面積よりも広い。したがって、樹脂層上で、外部端子を設ける領域又は再配線層を形成する領域が広がる。

(10) この半導体装置の製造方法において、

前記再配線層を、前記隆起部の上方を通るように形成してもよい。

(11) この半導体装置の製造方法において、

前記外部端子を、少なくともその一部が前記隆起部の上方に位置するように形成してもよい。

(12) この半導体装置の製造方法において、

前記樹脂前駆体を、熱によって硬化収縮させてもよい。

【0007】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

【0008】

図1～図5は、本発明の実施の形態に係る半導体装置の製造方法を示す図である。本実施の形態では、半導体基板10を使用する。半導体基板10には、集積回路12が形成されている。半導体基板10を複数の半導体チップに切り出す場合、半導体基板10には、複数の集積回路12が形成され、個々の半導体チップが個々の集積回路12を有することになる。

【0009】

半導体基板10の表面には、パッシベーション膜14が形成されていてもよい。例えば、 SiO_2 又は SiN 等の無機材料でパッシベーション膜14を形成してもよい。パッシベーション膜14を複数層で形成してもよい。その場合、少なくとも1層（例えば表面層）を有機材料で形成してもよい。

【0010】

半導体基板10には、パッド16が形成されている。パッド16は、集積回路（例えば半導体集積回路）12に電氣的に接続された配線の一部（例えば端部）である。パッシベーション膜14は、パッド16の少なくとも中央部を避けて形成されている。

【0011】

図1に示すように、半導体基板10に樹脂前駆体層20を形成する。樹脂前駆体層20は、半導体基板10に樹脂前駆体（例えば熱硬化性樹脂前駆体）を塗布して形成してもよいし、半導体基板10上で樹脂前駆体をスピコートによって拡げて形成してもよい。本実施の形態では、樹脂前駆体層20は、硬化（重合）の前の状態である。樹脂前駆体層20は、複数層で形成してもよいし、1層で形成してもよい。樹脂前駆体層20は、電氣的絶縁層である。樹脂前駆体層20は、硬化（重合）後において、応力緩和機能を有してもよい。樹脂前駆体層20は、ポリイミド樹脂、シリコーン変性ポリイミド樹脂、エポキシ樹脂、シリコーン変性エポキシ樹脂、ベンゾシクロブテン（BCB；benzocyclobutene）、ポリベンゾオキサゾール（PBO；polybenzoxazole）等の前駆体で形成してもよい。樹脂前駆体層20は、導電性粒子を含まない。樹脂前駆体層20は、遮光性を有する材料で形成してもよい。

【0012】

樹脂前駆体層20は、放射線（光線（紫外線、可視光線）、X線、電子線）に感応する性質を有する放射線感応性樹脂前駆体で形成してもよい。放射線感応性樹脂前駆体（例えば感光性樹脂前駆体）として、放射線の照射された部分の溶解性が減少して不溶性となるネガ型と、放射線の照射された部分の溶解性が増加するポジ型がある。

【0013】

樹脂前駆体層 20 は、パッド 16 上を避けるように形成してもよい。樹脂前駆体層 20 は、半導体基板 10 の切断領域を避けるように形成してもよい。樹脂前駆体層 20 は、半導体基板 10 上に連続的又は一体的に形成した後にパターニングしてもよい。図 2 は、パターニング後の樹脂前駆体層を示す図であり、図 1 は、図 2 の I-I 線断面図である。図 2 に示すように、半導体基板 10 の複数領域のそれぞれに、樹脂前駆体層 20 を形成してもよい。隣同士の樹脂前駆体層 20 の間にはスペースがある。樹脂前駆体層 20 の側面 22 は、半導体基板 10 の表面に対して直角に立ち上がっていてもよい。樹脂前駆体層 20 の上面 24 は、平坦（例えば半導体基板 10 の表面と平行）であってもよい。

【0014】

図 3 に示すように、樹脂前駆体層 20 を硬化収縮させて樹脂層 26 を形成する。樹脂前駆体層 20 が熱硬化性樹脂前駆体からなるときは、熱によってこれを硬化収縮させる。硬化収縮によって、樹脂層 26 の側面 28 は、樹脂前駆体層 20 の側面 22 よりも後退してもよい。あるいは、直角に立ち上がっていた樹脂前駆体層 20 の側面 22 を、硬化収縮によって傾斜させて、傾斜した側面 28 を有するように樹脂層 26 を形成してもよい。樹脂層 26 の上面 30 は、平坦（例えば半導体基板 10 の表面と平行）であってもよいし、端部から中央方向に向かって傾斜していてもよい。

【0015】

樹脂層 26 は、端部に隆起部 32 を有する。隆起部 32 は、樹脂前駆体層 20 の硬化収縮によって形成されたものであってもよい。隆起部 32 の表面積はその投影面積よりも大きくなっている。樹脂層 26 の上面 30（隆起部 32 の上面を含む。）は、その投影面積よりも実際の表面積が大きくなっている。したがって、樹脂層 26 上で、外部端子 44 を設ける領域又は再配線層 40 を形成する領域が広がる。

【0016】

図 4 に示すように、樹脂層 26 上に再配線層 40 を形成する。再配線層 40 は、1 層で形成してもよいし、複数層で形成してもよい。例えば、スパッタリング

でTiW層及びCu層を積層し、その上にメッキによってCu層を形成してもよい。その形成方法には、公知の技術を適用することができる。再配線層40は、パッド16上を通るように（パッド16と電氣的に接続されるように）形成する。再配線層40は、パッド16上から樹脂層26上に形成する。再配線層40は、樹脂層26の側面28を通ってもよい。再配線層40は、隆起部32の上方を通るように形成する。隆起部32上で、再配線層40は屈曲しているので、樹脂層26が変形しても断線しにくい。再配線層40は、ランド（ラインよりも幅の広い部分）を有するように形成してもよい。ランドは、その上に外部端子44を設けるためのものである。

【0017】

樹脂層26上に第2の樹脂層42を形成してもよい。第2の樹脂層42には、樹脂層26の内容が該当してもよい。あるいは、第2の樹脂層42はソルダレジストであってもよい。第2の樹脂層42は、再配線層40の全体あるいは一部（例えばランドの中央部を除く部分）を覆うように形成してもよい。第2の樹脂層42は、半導体基板10の切断領域が露出するように形成してもよい。

【0018】

外部端子44を形成する。外部端子44は、少なくともその一部が隆起部32（例えばその上面）の上方に位置するように形成してもよい。外部端子44は、軟ろう（soft solder）又は硬ろう（hard solder）のいずれで形成してもよい。軟ろうとして、鉛を含まないハンダ（以下、鉛フリーハンダという。）を使用してもよい。鉛フリーハンダとして、スズー銀（Sn-Ag）系、スズービスマス（Sn-Bi）系、スズー亜鉛（Sn-Zn）系、あるいはスズー銅（Sn-Cu）系の合金を使用してもよいし、これらの合金に、さらに銀、ビスマス、亜鉛、銅のうち少なくとも1つを添加してもよい。外部端子44の形成には、周知の方法を適用することができる。

【0019】

第2の樹脂層42上に第3の樹脂層46を形成してもよい。第3の樹脂層46には、樹脂層（以下、第1の樹脂層ともいう。）26の内容が該当してもよい。第3の樹脂層46は、第2の樹脂層42を覆うように形成してもよい。第3の樹

脂層 4 6 は、半導体基板 1 0 の切断領域が露出するように形成してもよい。第 3 の樹脂層 4 6 は、第 2 の樹脂層 4 2 の切断領域側の側面を覆ってもよい。第 3 の樹脂層 4 6 は、外部端子 4 4 の一部（例えば根本部）を覆っていてもよい。第 3 の樹脂層 4 6 は、半導体基板 1 0 の全体を覆うように形成した後にパターニングしてもよい。第 3 の樹脂層 4 6 を、外部端子 4 4 が覆われるように設けた後、外部端子 4 4 の上端部から第 3 の樹脂層 4 6 を除去してもよい。パターニングには、樹脂前駆体層 2 0 のパターニングで説明した内容を適用することができる。あるいは、レーザの使用又はアッシングによって、第 3 の樹脂層 4 6 の一部を除去してもよい。

【0 0 2 0】

本発明の実施の形態に係る半導体ウエハは、半導体基板 1 0 を有する。半導体基板 1 0 には、複数の集積回路 1 2（図 1 参照）が形成され、表面にパッド 1 6 が形成されている。パッド 1 6 は、それぞれの集積回路 1 2 に電氣的に接続する配線の一部である。半導体基板 1 0 には、複数領域のそれぞれに、端部に隆起部 3 2 を有する樹脂層 2 6 が形成されている。パッド 1 6 上から樹脂層 2 6 上に、パッド 1 6 と電氣的に接続するように再配線層 4 0 が形成されている。再配線層 4 0 の上方に、再配線層 4 0 に電氣的に接続するように外部端子 4 4 が形成されている。その他の詳細については、上述した通りである。本実施の形態によれば、樹脂層 2 6 が隆起部 3 2 を有しており、隆起部 3 2 は、表面積が投影面積よりも広い。したがって、樹脂層 2 6 上で、外部端子 4 4 を設ける領域又は再配線層 4 0 を形成する領域が広がっている。

【0 0 2 1】

図 5 に示すように、半導体基板 1 0 を切断（例えば、スクライビング又はダイシング）してもよい。半導体基板 1 0 の切断領域に第 1，2 及び 3 の樹脂層 2 6，4 2，4 6 を設けないようにすれば、樹脂を切断しないのでカッタ（又はブレード）4 8 の目詰まりを防止することができる。こうして、半導体装置を得ることができる。

【0 0 2 2】

図 6 は、本実施の形態に係る半導体装置を説明する図であり、図 7 は、図 6 の

VII-VII線断面図である。半導体装置は、半導体チップ50を有する。半導体チップ50には、集積回路12（図1参照）が形成され、表面にパッド16が形成されている。パッド16は、集積回路12に電氣的に接続する配線の一部である。半導体チップ50には、端部に隆起部32を有する樹脂層26が形成されている。パッド16上から樹脂層26上に、パッド16と電氣的に接続するように再配線層40が形成されている。再配線層40の上方に、再配線層40に電氣的に接続するように外部端子44が形成されている。半導体チップ50は、半導体基板10から切り出されたものであってもよい。その他の詳細については、上述した通りである。

【0023】

図8には、上述した実施の形態で説明した半導体装置1が実装された回路基板1000が示されている。この半導体装置を有する電子機器として、図9にはノート型パーソナルコンピュータ2000が示され、図10には携帯電話3000が示されている。

【0024】

本発明は、上述した実施の形態に限定されるものではなく、種々の変形が可能である。例えば、本発明は、実施の形態で説明した構成と実質的に同一の構成（例えば、機能、方法及び結果が同一の構成、あるいは目的及び結果が同一の構成）を含む。また、本発明は、実施の形態で説明した構成の本質的でない部分を置き換えた構成を含む。また、本発明は、実施の形態で説明した構成と同一の作用効果を奏する構成又は同一の目的を達成することができる構成を含む。また、本発明は、実施の形態で説明した構成に公知技術を付加した構成を含む。

【図面の簡単な説明】

【図1】 図1は、図2のI-I線断面図である。

【図2】 図2は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。

【図3】 図3は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。

【図4】 図4は、本発明の実施の形態に係る半導体装置の製造方法を説明

する図である。

【図 5】 図 5 は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。

【図 6】 図 6 は、本発明の実施の形態に係る半導体装置を示す図である。

【図 7】 図 7 は、図 6 のVII-VII線断面の一部拡大図である。

【図 8】 図 8 は、本実施の形態に係る半導体装置が実装された回路基板を示す図である。

【図 9】 図 9 は、本実施の形態に係る半導体装置を有する電子機器を示す図である。

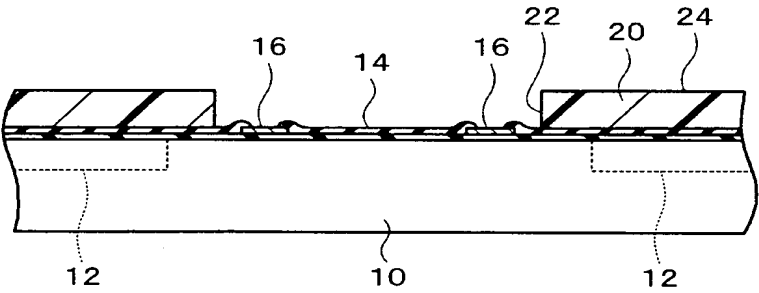
【図 10】 図 10 は、本実施の形態に係る半導体装置を有する電子機器を示す図である。

【符号の説明】

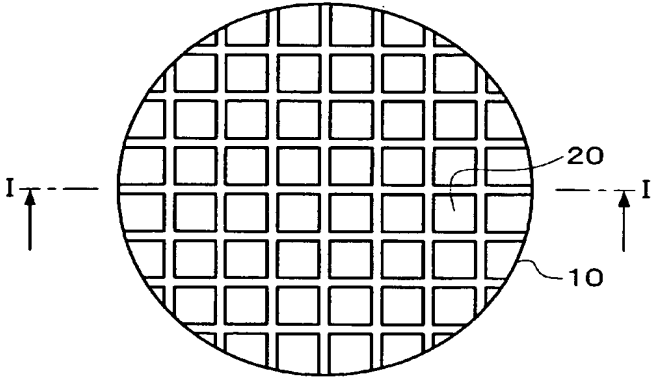
10…半導体基板 12…集積回路 14…パッシベーション膜 16…パッド
20…樹脂前駆体層 22…側面 24…上面 26…樹脂層 28…側面
30…上面 32…隆起部 40…再配線層 42…第2の樹脂層 44…外部端子
46…第3の樹脂層 50…半導体チップ

【書類名】 図面

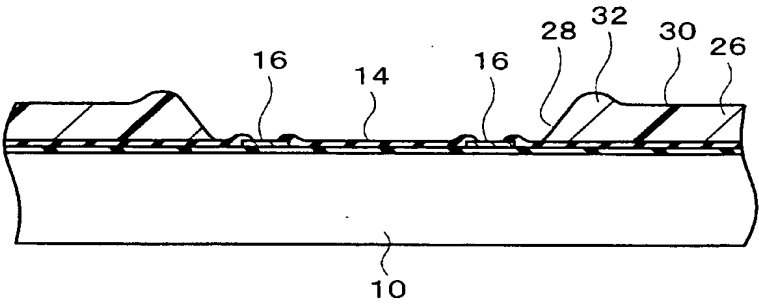
【図 1】



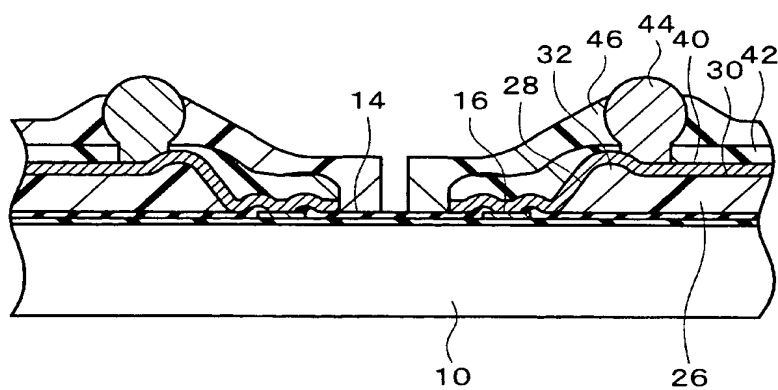
【図 2】



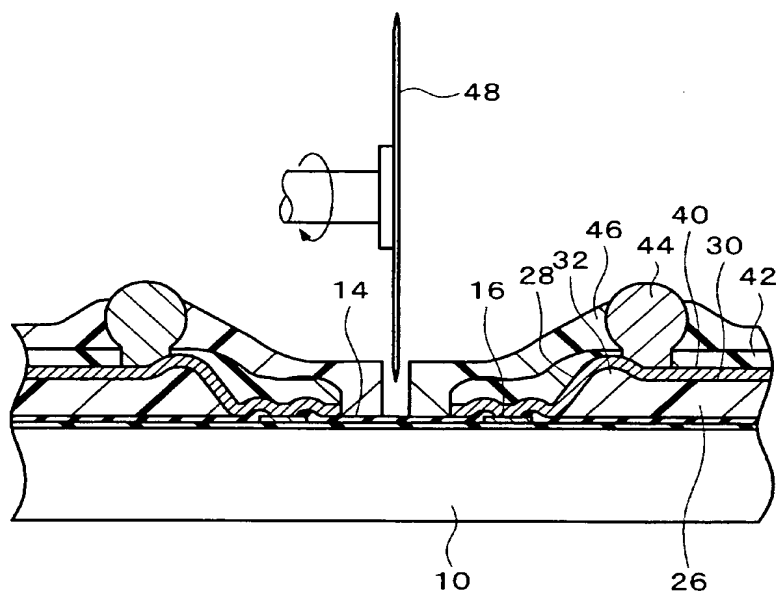
【図 3】



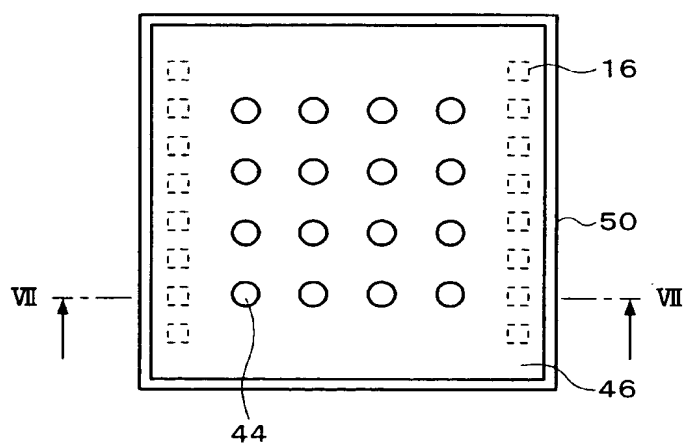
【図 4】



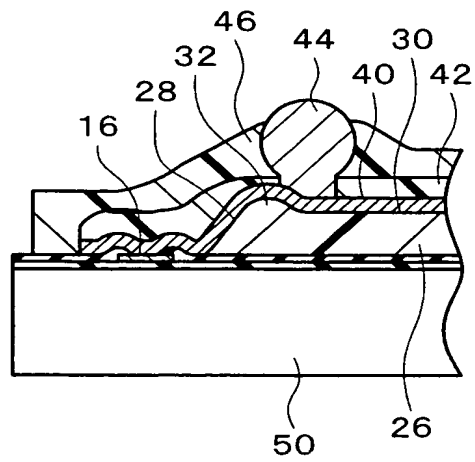
【図 5】



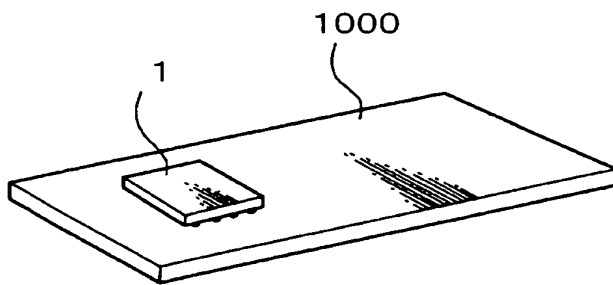
【図 6】



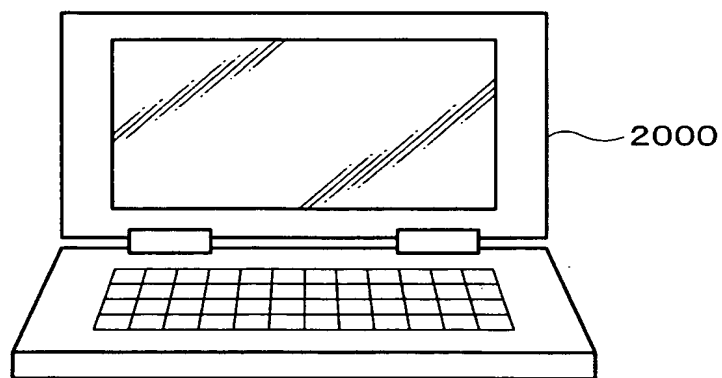
【図 7】



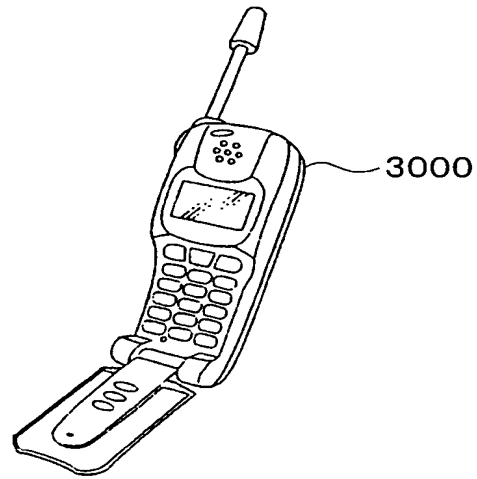
【図 8】



【図 9】



【図 10】



【書類名】 要約書

【要約】

【課題】 本発明は、外部端子を設ける領域又は再配線層を形成する領域の拡大を目的とする。

【解決手段】 半導体ウエハは、複数の集積回路 1 2 が形成されておりパッド 1 6 を表面に含む半導体基板 1 0 と、半導体基板 1 0 の複数領域のそれぞれに設けられており端部に隆起部 3 2 を有する樹脂層 2 6 と、パッド 1 6 上から樹脂層 2 6 上に設けられておりパッド 1 6 と電氣的に接続してなる再配線層 4 0 と、再配線層 4 0 の上方に再配線層 4 0 に電氣的に接続して設けられた外部端子 4 4 と、を含む。

【選択図】 図 4

特願 2 0 0 3 - 0 7 8 0 9 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 3 6 9]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社